INTEGRAZIONE IN TECNOLOGIA CMOS ULTRASCALATA

Indice

Capitolo 1: Scalatura dei componenti in tecnologia CMOS pg.8

- Tecnologie a confronto
- Legge di Moore e regole di scaling
- ITRS
- Limiti allo scaling
- Concetto di affidabilità in microelettronica

Capitolo 2: Effetti di alti campi ed effetti di canale corto pg.29

- Effetti di alti campi
- Calcolo del campo massimo nel canale con l'equazione di Gauss quasi 2D
- Effetti di canale corto
- Calcolo del roll-off della tensione di soglia con l'equazione di Poisson quasi 2D

Capitolo 3: Baseline CMOS pg.69

- Processi tecnologici in VLSI: cenni
- Front End Of Line (FEOL) e Back End Of Line (BEOL)

Capitolo 4: Scalabilità dell'ossido di gate pg.90

- Correnti di perdita nell'ossido e Trap-Assisted-Tunnel (TAT)
- Modelli di trasferimento di energia all'ossido
- Breakdown dell'ossido di silicio
- Statistica di Weibull per il breakdown

Capitolo 5: Dielettrici high-k pg.114

- Perché introdurre gli high-k?
- Caratteristiche e problematiche generali
- Intrappolamento e conduzione

Capitolo 6: Contatti e isolamenti in front-end pg.134

- Ingegnerizzazione della geometria di source e drain
- Contatti di gate: Polysilicon Self Alignment (PSA) e metal gates
- Isolamenti dielettrici in FEOL: LOCOS e STI

Capitolo 7: Prestazioni ed affidabilità di interconnessioni in back-end pg.149

- Gerarchie di interconnessione
- Costanti di tempo RC delle interconnessioni
- Sistemi metallo/dielettrico
- Affidabilità in back-end: Elettromigrazione e Stress-Induced-Voiding (SIV)

Capitolo 8: Oltre il Mosfet convenzionale pg.162

- Silicon On Insulator (SOI)
- Strained Silicon
- DG-FET e FIN-FET
- Tunnel FET

Capitolo 9: Memorie non-volatili di tipo Flash pg.188

- Struttura e funzionamento della cella a Floating-Gate

- Affidabilità di celle a Floating Gate
- Architetture NOR e NAND
- I limiti dell'architettura a Floating Gate e dispositivi innovativi di memoria

Capitolo 10: More Moore, More Than Moore e tendenze del mercato dei
semiconduttori

pg.227

Appendice A1: Diagrammi E-k del silicio

Appendice A2: Mobilità dei portatori in silicio

Appendice A3: Diagrammi a bande di un sistema MOS

Appendice A4: Tunnel di Fowler-Nordheim